

## II) LE TRANSISTOR BIPOLAIRE

### II.1) Structure et constitution:

Les transistors bipolaires sont constitués par deux jonctions PN assemblées suivant la structure de la figure I-1.

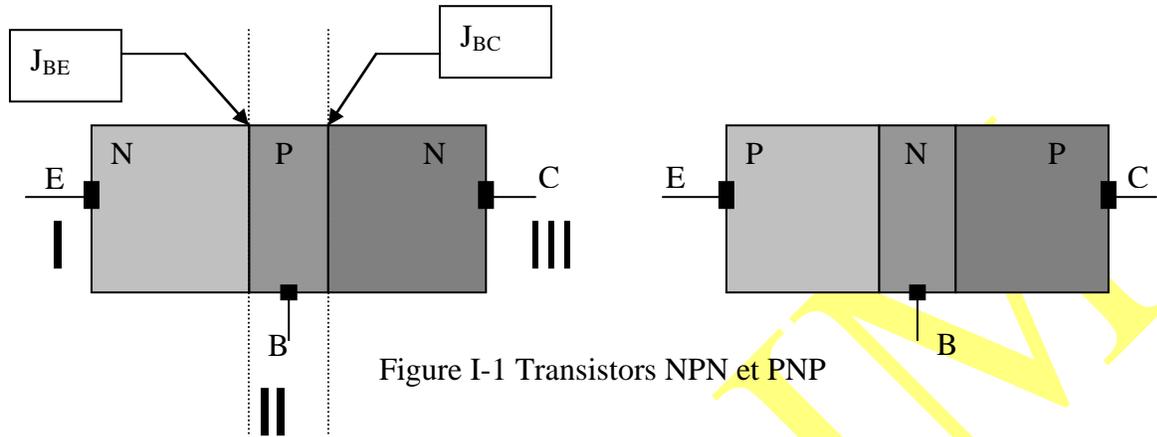


Figure I-1 Transistors NPN et PNP

#### II-1-1) Description de la structure du transistor bipolaire (NPN):

La structure du transistor est divisée en trois Régions:

**La région I :** constituée de semi conducteur extrinsèque de type N fortement dopé . C'est l'EMETTEUR (E) .

**La région II :** Constituée de semi conducteur extrinsèque de type P faiblement dopée et de surface mince . C'est la BASE (B).

**La région III :** constituée de semi conducteur extrinsèque de type P moyennement dopé et de surface très étendue . C'est le COLLECTEUR (C) .

#### II-1-2) Symbole du transistor bipolaire : voir figure I-2:

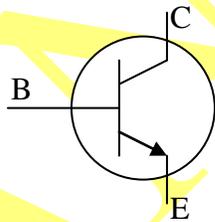


Figure I-2 : transistor NPN

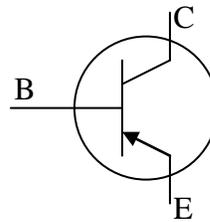


Figure I-2 : transistor PNP

### II.2) FONCTIONNEMENT DU TRANSISTOR:

#### II-2-1) La polarisation du transistor et régimes de fonctionnement:

Polariser le transistor c'est polariser les deux jonctions  $J_{BE}$  et  $J_{BC}$  par deux générateurs de tension CONTINUE, soit respectivement  $U_{BE}$  et  $U_{BC}$  .

Selon la polarisation des deux jonctions, on définit quatre régimes de fonctionnement du transistor :

**A1 Fonctionnement Transistor Bloqué:** On obtient ce fonctionnement lorsqu'on polarise  $J_{BE}$  et  $J_{BC}$  en inverse .

**A2 Fonctionnement Transistor saturé :** On l'obtient lorsqu'on polarise  $J_{BE}$  et  $J_{BC}$  en direct .

**A3 Fonctionnement inversé :** Lorsqu'on polarise, la jonction  $J_{BE}$  en inverse et  $J_{BC}$  en direct .

**A4 Fonctionnement NORMAL ( LINEAIRE ):** On obtient ce fonctionnement lorsque la  $J_{BE}$  est polarisée en direct et la  $J_{BC}$  est polarisée en inverse .

### II-2-2) L'effet transistor :

Il aura lieu en fonctionnement normal c'est à dire lorsque la  $J_{BE}$  est polarisée en direct et la  $J_{BC}$  est polarisée en inverse par les générateurs de polarisation  $U_{BE}$  et  $U_{BC}$  (figure I-3).

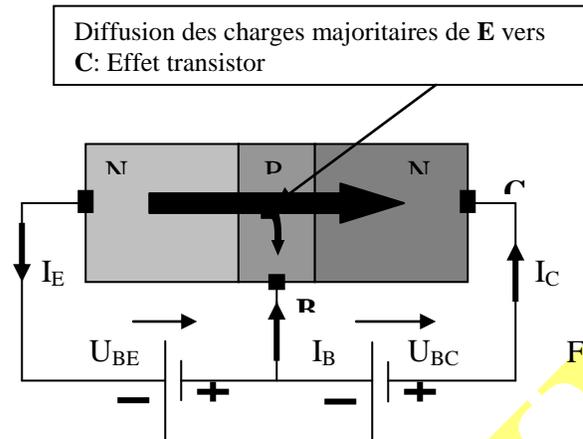


Figure :I-3

### II-2-3) Fonctionnement:

$U_{BE}$  polarise la jonction  $J_{BE}$  en direct( courant  $I_B$  ), il y a diffusion des charges majoritaires de l'EMETTEUR ( les électrons libres pour le NPN, les trous libres pour le PNP) vers la base , trouvant peu de trous dans celle-ci ,il y a peu de recombinaisons (courant  $I_B$ ) . La majorité des charges de l'émetteur se trouvant au niveau de la jonction  $J_{BC}$  polarisée en inverse et où règne un champs électrique  $E_{BC}$  dirigé vers la base qui attire ces charges dans le collecteur . Il y a naissance d'un courant de collecteur  $I_C$  dirigé vers le collecteur ( sens contraire du mouvement des électrons) (figure I-3) . C'est l'effet Transistor .Il résulte de ce fonctionnement les relations suivantes :

### II-2-4) Les relations dans le transistor: (figure I-4)

$$V_{CE} = V_{BE} + V_{BC}$$

$$I_E = I_C + I_B$$

$$\beta = \frac{I_C}{I_B}, \beta > 1 ; \quad \text{Le gain de courant en Emetteur commun}$$

$$\alpha = \frac{I_C}{I_E}, \alpha < 1 (\alpha = 0,98) ; \quad \text{Le gain de courant en Base commune}$$

Relations entre  $\alpha$  et  $\beta$ :

$$\beta = \frac{\alpha}{1 - \alpha}$$

$$\alpha = \frac{\beta}{\beta + 1}$$

### II-2-5) Dépendance du courant $I_C$ de la Température $T$ :

Le courant de fuite  $I_{CB0}$  (Emetteur en l'air) dépend de la température  $T$ . IL double tous les  $10^\circ\text{C}$  pour le Germanium et tous les  $6^\circ\text{C}$  pour le Silicium .et le courant  $I_C$  dépend de la température par la relation :

$$I_C = \beta I_B + (\beta + 1) I_{CB0}$$

## II.3) RESEAU DE CARACTERISTIQUES D'UN TRANSISTOR BIPOLAIRE :

Ces caractéristiques paramétriques sont relevées avec le transistor monté en émetteur commun par le montage de la figure I-5.

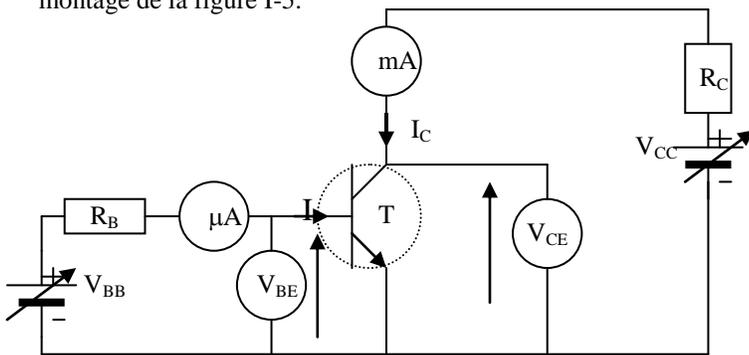


Figure I-5

On relève le réseau de caractéristiques C1, C2, C3 et C4 qui sont définis comme ci- dessous et représentées sur la figure I-6.:

**II-3-1) Réseau de caractéristiques de sortie**  $I_C = F(V_{CE}, I_B = cte)$ . (figure I-6).

**II-3-2) Réseau de caractéristiques d'entrée**  $I_B = F(V_{BE}, V_{CE} = cte)$ . (figure I-6).

**II-3-3) Réseau de caractéristiques de transfert de courant:**

$I_C = F(I_B, V_{CE} = cte)$ . figure I-6

**II-3-4) Réseau de caractéristiques de transfert de courant:**

$V_{BE} = F(V_{CE}, I_C = cte)$  figure I-6.

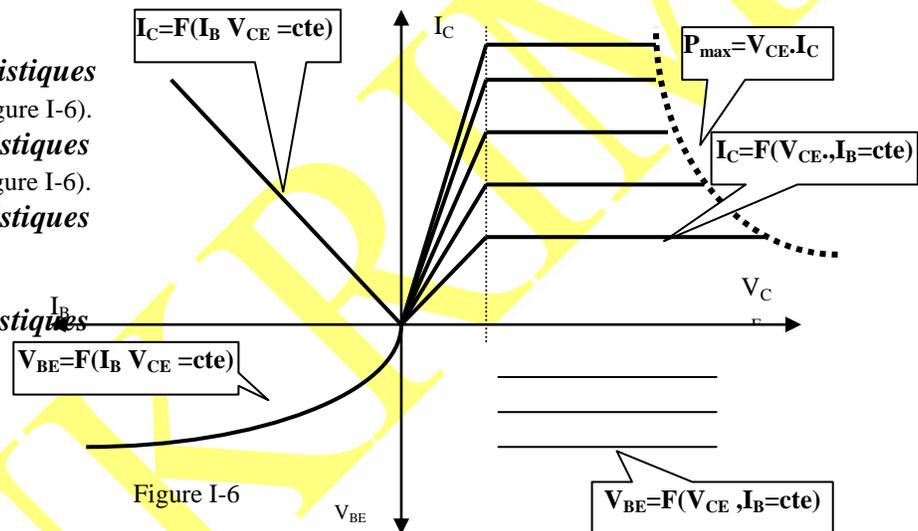


Figure I-6

### Remarque :

D'après les courbes C1, C2, C3, et C4 des transistors on peut dire que le **transistor est un élément actif non linéaire** hors son utilisation nécessite un fonctionnement linéaire C'est le rôle de la polarisation du transistor qui fixe un point de fonctionnement au tours duquel le transistor sera considéré comme un élément actif linéaire .

Le choix des valeurs de  $I_C$  et  $V_{CE}$  ne doit jamais dépasser la courbe de puissance  $P_{MAX}$  du transistor. Si cela arrive le transistor s'échauffe et se détériore

## II.4) POLARISATION ET POINT DE FONCTIONNEMENT D'UN TRANSISTOR BIPOLAIRE :

Le transistor est un élément actif non linéaire , pour fonctionner en élément (quadripôle) linéaire il est nécessaire de définir et réaliser un point de fonctionnement défini par ( $I_{C0}, V_{CE0}, I_{B0}$  et  $V_{BE0}$  grandeurs continues (ou statiques)) autour duquel le transistor peut évoluer dynamiquement suivant des petites variations des grandeurs (tensions , courants) qui le caractérisent

### II-4-1) Le point de fonctionnement :

Il est fixé par une ou plusieurs sources de signaux continus et des résistances permettant de donner à  $V_{CE}$ ,  $I_C$ ,  $I_B$  et  $V_{BE}$  des valeurs constantes et fixes soit .  $I_{C0}, V_{CE0}, I_{B0}$  et  $V_{BE0}$

### II-4-2) polarisation à deux sources continues (figure I-7)

La source continue  $V_{CC}$  polarise la sortie du transistor

La résistance  $R_C$  fixe et limite le courant  $I_C$  de sortie du transistor.

La maille de sortie du transistor . Elle est constituée du transistor  $T$  de la source à courant continu  $V_{CC}$  et de la résistance  $R_C$ . Cette maille de sortie définit la droite de charge statique du transistor telque  $I_C = F(V_{CE}, R_C \text{ et } V_{CC})$

La source continue  $V_{BB}$  polarise l'entrée du transistor.  
 La résistance  $R_B$  fixe et limite le courant  $I_B$  d'entrée du transistor.  
 La maille d'entrée du transistor. Elle est constituée du transistor T de la source à courant continu  $V_{BB}$  et de la résistance  $R_B$ . Cette maille d'entrée définit la **droite d'attaque statique** du transistor tel que  $V_{BE} = F(I_B, R_B \text{ et } V_{BB})$

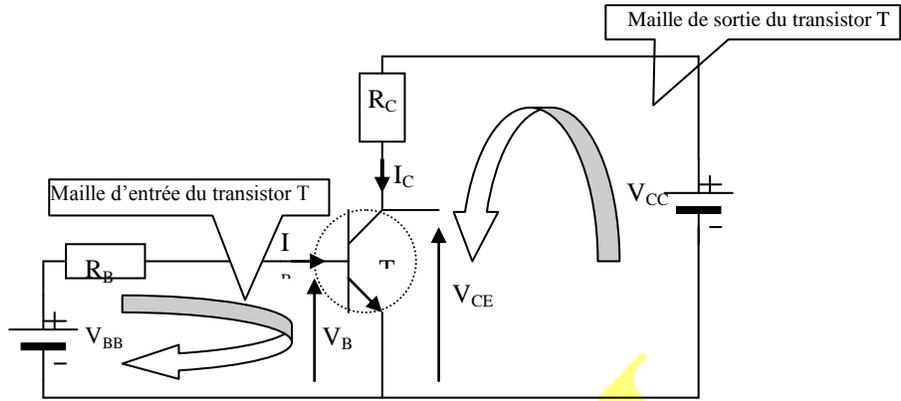


Figure I-7

**II-4-3) Calcul et détermination du point de fonctionnement du transistor.**

A1/ Droite de charge (voir maille de sortie)

$$I_C = (V_{CC} - V_{CE}) / R_C$$

A2/Droite d'attaque (voir maille d'entrée)

$$V_{BE} = V_{BB} - R_B I_B$$

**II-4-3-1) Détermination du point de fonctionnement (PF) du transistor :  $I_{C0}, V_{CE0}, I_{B0}$  et  $V_{BE0}$ .**

On dispose du réseau de caractéristiques du transistor (voir figure I-6) et des droites de charge et d'attaque du transistor le point de fonctionnement est déterminé graphiquement par le tracé des deux droites sur le réseau de caractéristiques voir figure I-8

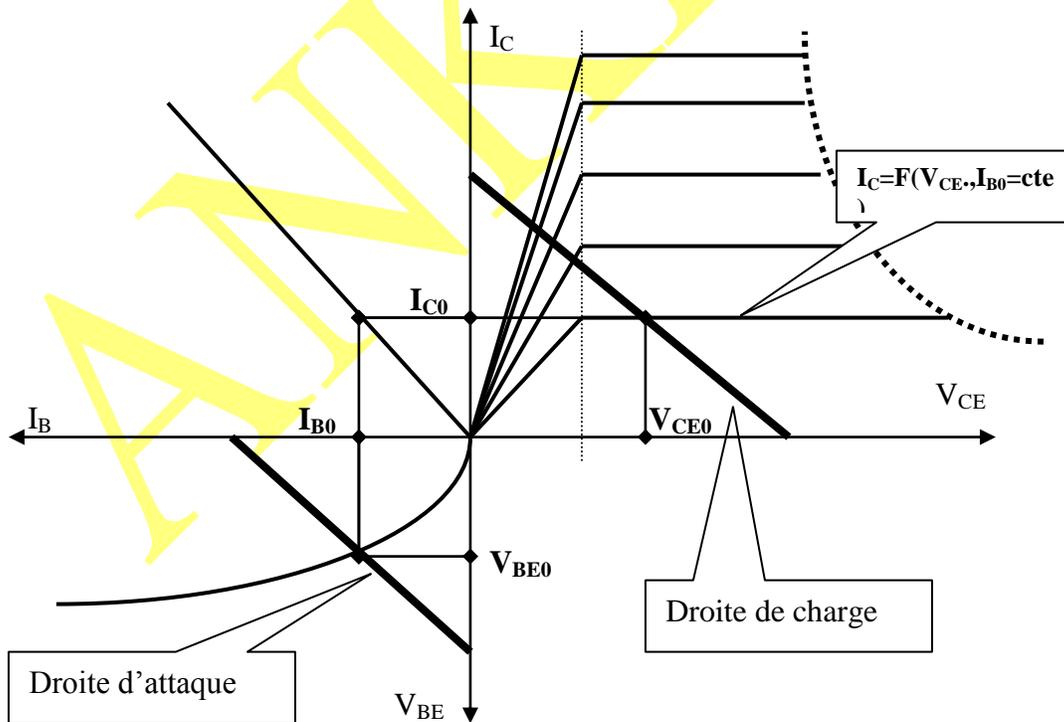


Figure I-8

Remarque : si dispose pas du réseau de caractéristiques du transistor et c'est généralement le cas alors on fixe deux paramètres (exemple :  $V_{CE0}$  et  $V_{BE0}$ ) et on calcule  $I_{C0}$  et  $I_{B0}$  en utilisant les droites d'attaque et de charge C'est la méthode algébrique.

### II-4-3-2) Polarisation automatique à une source

Le but est d'utiliser une seule source de polarisation en l'occurrence  $V_{CC}$  qui fournira l'énergie à l'entrée et à la sortie du transistor et de ce fait on économisera la source  $V_{BB}$ . Les différents schémas de polarisation automatique sont :

**Polarisation automatique avec résistance à la base**

**Polarisation automatique avec pont de résistances**

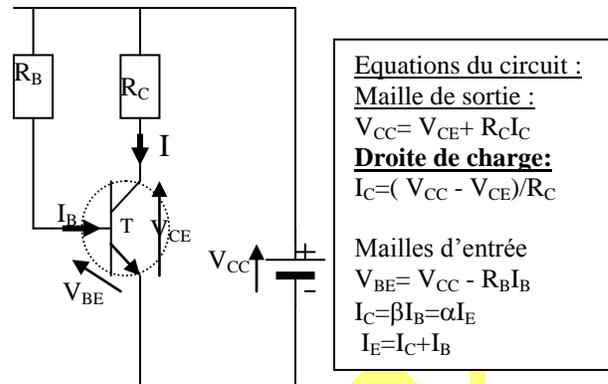
**Polarisation automatique avec résistance au collecteur**

#### Remarques

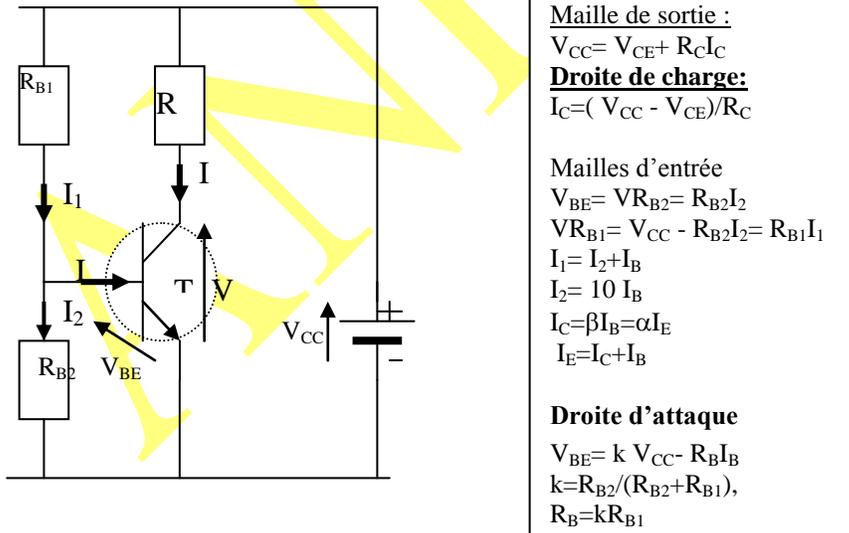
Quel que soit le schéma de polarisation automatique, on peut toujours retrouver le schéma de polarisation à deux sources par application du théorème de **Thevenin**.

Il existe d'autres variantes des différentes polarisations automatiques obtenues par l'ajout d'une résistance  $R_E$  à l'émetteur E et qui jouera différents rôles en plus de la polarisation

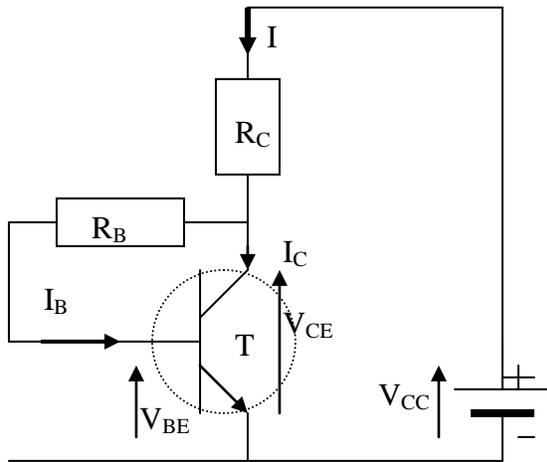
#### \* Polarisation automatique avec résistance à la base



#### \* Polarisation automatique avec pont de résistances



**\* Polarisation automatique avec résistance au collecteur**



Les équations du circuit :

Equations du circuit :

Maille de sortie :

$$V_{CC} = V_{CE} + R_C I$$

$$V_{CE} = V_{CC} - R_C I = V_{CC} - (\beta + 1) R_C I_B$$

$$I = I_E = I_C + I_B$$

Droite de charge:

$$I_C = \alpha (V_{CC} - V_{CE}) / R_C$$

Mailles d'entrée

$$V_{RB} = V_{CE} - V_{BE} = R_B I_B$$

$$I_C = \beta I_B = \alpha I_E$$

$$I_E = I_C + I_B$$

**Droite d'attaque**

$$V_{BE} = V_{CC} - ((\beta + 1) R_C + R_B) I_B$$

**II-4-4) Influence de la température sur le point de fonctionnement du transistor et Stabilisation thermique du transistor.**

**II-4-4-1) Influence de la température sur le point de fonctionnement d'un transistor.**

Le fonctionnement du transistor qui est basé sur l'effet transistor et ou il s'agit d'une émission de porteurs majoritaires de l'Emetteur dans la base ,ou devenus minoritaires au voisinage de la jonction **Base – Collecteur** polarisée en inverse et ou règne un champs électrique intense accélère ces porteurs et les attire et les projette dans l'espace du collecteur : Il y a naissance d'un courant collecteur  $I_C$  important vis a vis du courant  $I_B$  de la jonction base – émetteur en direct qui lui a donné naissance.

Dans le cas du montage Base Commune le courant collecteur  $I_C$  et le courant émetteur  $I_E$  Sont liés par la relation fondamentale :

$$I_C = \alpha I_E + I_{CB0}$$

$\alpha$  représente le gain en courant et il est voisin de UN,  $I_{CB0}$  représente le courant inverse de la jonction collecteur – base lorsque l'émetteur est en l'air.( absence d'une émission de porteurs majoritaires.) Ce courant  $I_{CB0}$ , courant de minoritaires est fonction croissante de la température, reste généralement négligeable devant les courants  $I_C$  et  $I_E$  à basse température

Dans le cas du montage Emetteur Commun , le courant collecteur et le courant base sont liés par la relation

$$I_C = \beta I_B + (\beta + 1) I_{CB0} \text{ avec } \beta \gg 1.$$

Dans ce cas , une élévation de la température T de  $\Delta T$  se traduit par l'accroissement de  $I_{CB0}$  de  $\Delta I_{CB0}$  et le courant  $I_C$  se traduit par un accroissement de  $(\beta + 1) \Delta I_{CB0}$  et ainsi par effet cumulatif il y a emballement thermique et par la suite destruction du transistor. Il est donc nécessaire de

**STABILISER le transistor vis a vis de la variation de la température.**

Remarques : Approximativement le courant  $I_{CB0}$  :

- **DOUBLE TOUS LES 10° C pour les transistors aux GERMANIUM**
- **DOUBLE TOUS LES 6° C pour les transistors aux SILICIUM.**
- **La tension  $V_{BE}$  diminue avec la température de -2,5mvolt/°C**

Bien que l'accroissement soit plus rapide pour le silicium , celui ci peut être utilisé jusqu'à 200° C alors que le germanium est utilisé seulement jusqu'à 100°C Cela justifie l'utilisation du silicium et l'abondant du germanium dans la fabrication des transistors.

### II-4-4-2) Facteurs de stabilisation thermique- definition

Soit un transistor bipolaire polarisé au point de fonctionnement  $I_{C0}$ ,  $V_{CE0}$ ,  $I_{B0}$  et  $V_{BE0}$  à la température  $T_0$  et on considère un accroissement de la température  $\Delta T$ , il résulte un accroissement du courant  $I_{C0}$  de  $\Delta I_C$ .

Cette variation  $\Delta I_C$  du courant  $I_{C0}$  est due principalement

- A une **variation  $\Delta I_{CB0}$  du courant inverse  $I_{CB0}$**  et aussi,
- A une **variation  $\Delta V_{BE}$  de la tension Base – Emetteur  $V_{BE0}$** .

On écrit donc :

$$\Delta I_C = S \Delta I_{CB0} + S' \Delta V_{BE}$$

Les coefficients  $S$  et  $S'$  sont appelés **FACTEURS DE STABILISATION**, ils sont définis par :

$$S = \left( \frac{\Delta I_C}{\Delta I_{CB0}} \right)_{V_{BE}=cte} \quad S \text{ est sans unité}$$

$$S' = \left( \frac{\Delta I_C}{\Delta V_{BE}} \right)_{I_{CB}=cte} \quad S' \text{ a pour unité mA/V, } S' \text{ est négatif (} S' < 0 \text{)}$$

**Une bonne stabilisation se caractérise par des facteurs de Stabilisation dont les valeurs absolues sont faibles.**

### II-4-4-3) Calcul des facteurs de stabilisation $S$ et $S'$ d'un montage EC non stabilisé

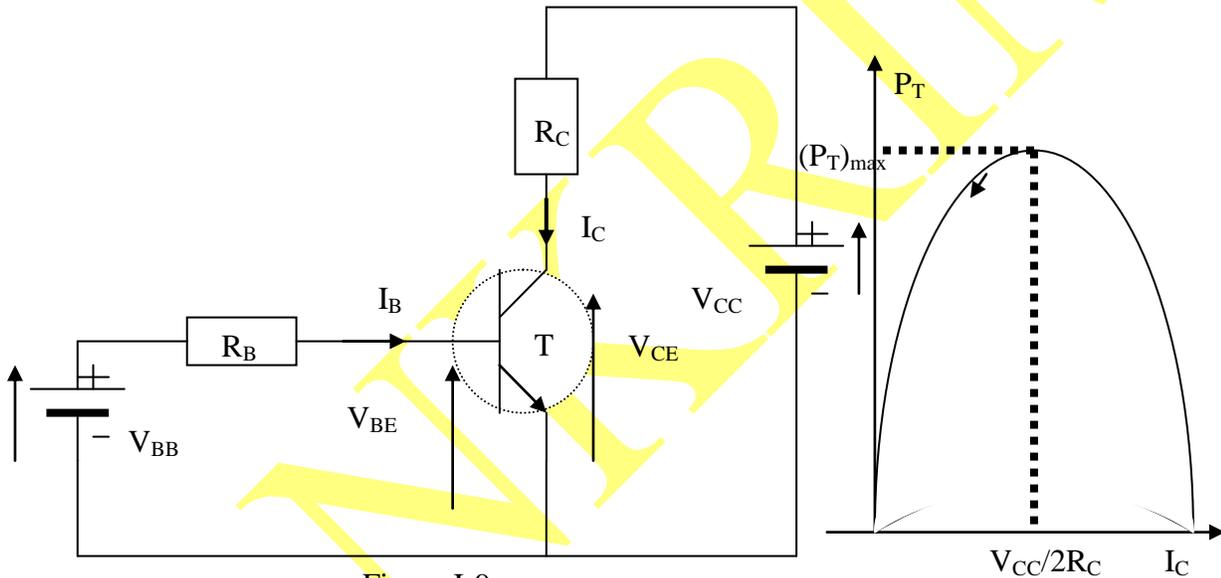


Figure I-9a

Figure I-9b

Les relations du montage sont :

$$I_C = \beta I_B + (\beta + 1) I_{CB0}$$

$$V_{BE} = V_{BB} - R_B I_B$$

Exprimons les variations suite à une variation  $\Delta T$  de la température  $T$

$$\Delta I_C = \beta \Delta I_B + (\beta + 1) \Delta I_{CB0}$$

$$\Delta V_{BE} = \Delta V_{BB} - R_B \Delta I_B = - R_B \Delta I_B \quad \text{et } \Delta V_{BB} = 0$$

$$\Delta I_B = - \Delta V_{BE} / R_B$$

$$\Delta I_C = (\beta + 1) \Delta I_{CB0} - (\beta / R_B) \Delta V_{BE} \quad \text{et par identification avec}$$

$$\Delta I_C = S_0 \Delta I_{CB0} + S_0' \Delta V_{BE}$$

On a :

$$\boxed{S_0 = \beta + 1 \quad \text{et} \quad S_0' = (-\beta / R_B)}$$

**II-4-4-3) Les procédés de stabilisation thermique.**

**\* Stabilisation par la résistance  $R_C$  du collecteur**

Dans le montage de la figure I-9a, on considère la maille de sortie :

$$V_{CE} = V_{CC} - R_C I_C$$

La puissance dissipée en continu dans le transistor est :

$$P_T = V_{CE} I_C = (V_{CC} - R_C I_C) I_C$$

cette puissance fonction de  $I_C$  passe par un maximum pour

$$P_T' = dP_T/dI_C = 0$$

$$\text{soit pour } I_C = V_{CC}/2R_C$$

$$\text{on a } V_{CE} = V_{CC}/2$$

$$\text{Et } P_{T_{\max}} = (V_{CC})^2/4R_C \quad \text{figure I-9b}$$

**CONCLUSION :** Si on choisit un point de fonctionnement du transistor tel que

$$V_{CE0} = V_{CC}/2 \quad I_{C0} = V_{CC}/2R_C$$

qui définit le **REGIME DE LA DEMI TENSION**

Alors quelque soit les variations de  $I_C$  et notamment sous influence de la température, la puissance dissipée dans le transistor décroît et aucun emballement thermique n'est à craindre.

**\* Stabilisation par résistance  $R_E$  d'émetteur**

Dans le montage de la figure Ivc, on a ajouté une résistance d'Emetteur  $R_E$ . **On étudiera l'effet de cette résistance sur le point de fonctionnement PF.**

Les relations du montage sont :

$$I_C = \beta I_B + (\beta + 1) I_{CB0}$$

$$V_{BE} = V_{BB} - R_B I_B - R_E I_C - R_E I_B$$

Exprimons les variations suite à une variation  $\Delta T$  de la température T

$$\Delta I_C = \beta \Delta I_B + (\beta + 1) \Delta I_{CB0}$$

$$\Delta V_{BE} = \Delta V_{BB} - (R_E + R_B) \Delta I_B - R_E \Delta I_C$$

$$\Delta I_B = -\Delta V_{BE} / (R_B + R_E) - R_E \Delta I_C / (R_E + R_B)$$

En reportant l'expression de  $\Delta I_B$  dans  $\Delta I_C$ , on trouve :

$$\Delta I_C = (\beta + 1) / [(1 + \beta R_E) / (R_E + R_B)]$$

$$\Delta I_C = (\beta + 1) / [(1 + \beta R_E) / (R_E + R_B)]$$

$$\Delta I_C = \frac{\beta + 1}{1 + \frac{\beta R_E}{R_B + R_E}} \Delta I_{CB0} + \frac{-\beta}{R_B + (\beta + 1) R_E} \Delta V_{BE} = S \Delta I_{CB0} + S' \Delta V_{BE}$$

donc:

$$S = \frac{\beta + 1}{1 + \frac{\beta R_E}{R_B + R_E}} \quad \text{et} \quad S' = \frac{-\beta}{R_B + (\beta + 1) R_E}$$

Si on exprime S et S' en fonction de  $S_0$  et  $S'_0$  on trouve

$$S = \frac{S_0}{1 + \frac{\beta R_E}{R_B + R_E}} \quad \text{et} \quad S' = \frac{-\beta}{R_B + (\beta + 1) R_E} = \frac{\frac{-\beta}{R_B}}{1 + \frac{(\beta + 1) R_E}{R_B}} = \frac{S'_0}{1 + \frac{(\beta + 1) R_E}{R_B}}$$

On constate que les deux facteurs de stabilisation thermique **S** et **S'** ont considérablement diminués par l'introduction de la résistance  $R_E$ . L'effet thermique est bien réduit par l'introduction de la résistance  $R_E$ .

**Remarques :**

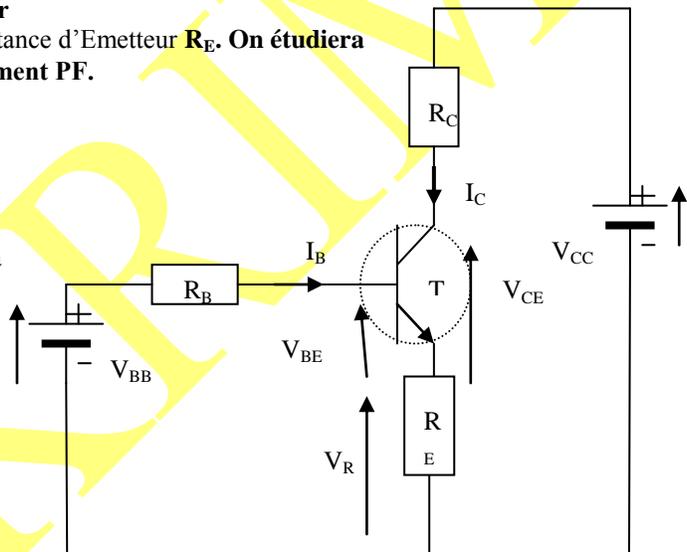
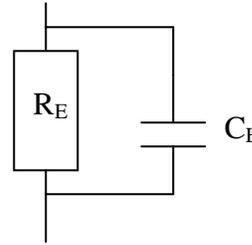


Figure II-9c

Nous montrons plus tard que l'introduction de la résistance  $R_E$  pour stabiliser le point de fonctionnement **LIMITE LES PERFORMANCES DYNAMIQUES** de l'amplificateur à transistor. Pour remédier à cela On **DECOUPLE LA RESISTANCE  $R_E$**  en dynamique par la mise en parallèle avec  $R_E$  d'une **CAPACITE DE DECOUPLAGE  $C_E$** .



Les facteurs de stabilisation  $S$  et  $S'$  sont indépendants de  $R_C$  la résistance du collecteur donc la stabilisation avec  $R_E$  peut être utilisée sur le montage CC.

D'autres montages de stabilisation thermique peuvent être utilisés (résistance entre Collecteur et Base)

## II.5) LE TRANSISTOR EN COMMUTATION

### II-5-1 Etat bloqué état saturé

Considérons le montage de la figure .I-10, les équations des mailles d'entrée et de sortie sont :

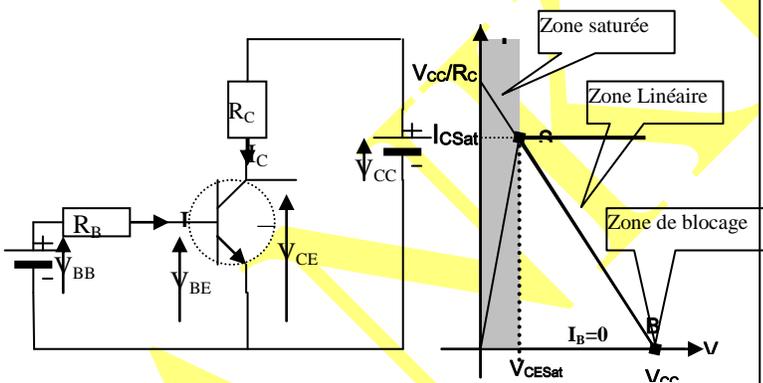
$$\begin{aligned} V_{CC} &= V_{CE} + R_C I_C \\ V_{BB} &= V_{BE} + R_B I_B \end{aligned}$$

Dans le plan de sortie  $I_C = F(V_{CE}, I_B = \text{cte})$  on considère 3 régions suivant l'état du transistor (figure I-10): Une région de saturation caractérisée par la tension ( $V_{CESat} \approx 0.3\text{volt}$ ) et le courant  $I_{Csat}$  (point S) donné par :

$$\begin{aligned} I_{Csat} &= (V_{CC} - V_{CESat}) / R_C \\ I_{Csat} &= V_{CC} / R_C \quad \text{car } V_{CESat} \ll V_{CC} \end{aligned}$$

Une région de blocage caractérisée par  $I_B = 0, I_C = 0$  et  $V_{CE} = V_{CC}$  (point B)

Une région d'amplification dite région de fonctionnement linéaire située entre les deux régions précédentes.



La condition de saturation du transistor s'écrit :

$$\beta I_B \geq I_{Csat} \quad \text{ou} \quad I_B \geq I_{Bsat}$$

$$\beta_{min} \leq \beta \leq \beta_{max}$$

$I_{Bsat} = I_{Csat} / \beta$  Courant minimum de saturation du transistor

$$I_B = (V_{BB} - V_{BESat}) / R_B$$

$$I_{Csat} = (V_{CC} - V_{CESat}) / R_C$$

$$V_{CC} \gg V_{CESat} \quad 0,6\text{volt} \leq V_{CESat} \leq 1\text{volt}$$

$$V_{BB} \gg V_{BESat} \quad V_{BESat} < 0,8\text{volt}$$

$$I_{Csat} = V_{CC} / R_C$$

$$I_B = V_{BB} / R_B$$

$$I_B > I_{Bsat}$$

Le transistor est sursaturé.

$$I_B = I_{Bsat}$$

Le transistor est juste saturé

En réalité on a  $V_{CC} \gg V_{CESat}$  d'où la condition de saturation (voir encadré ci – dessus)

A l'examen de l'expression de  $I_B$  on constate que le courant  $I_B$  est fixé par le circuit d'entrée. Cependant pour  $I_B > I_{Bsat}$  le courant  $I_C$  n'augmente quasiment plus. On dit alors que le **transistor fonctionne en régime de sursaturation**. Une augmentation de  $I_B$  se traduit alors par une accumulation de charges constituées par les porteurs minoritaires dans la base. On constate de plus que dans ce type de régime les deux jonctions **BE et BC** sont **polarisées en direct**. Les charges stockées dans la base proviennent alors à la fois de l'émetteur et du collecteur.

### II-5-2) Les temps de commutation du transistor

Supposons le montage de la figure .I-10 où on a remplacé le générateur continu d'entrée  $V_{BB}$  par un générateur pulsionnel  $e_b(t)$ . Les formes des signaux observés à l'entrée et à la sortie du transistor sont représentées à la **fig-I-11**. Le signal d'entrée à la **fig-I-11a**, la tension  $v_{be}(t)$  et le courant  $i_b(t)$  aux **fig-I-11b et I-11c** et enfin le courant  $i_c(t)$  à la **fig-I-11d**. On distingue typiquement 4 temps de commutation.

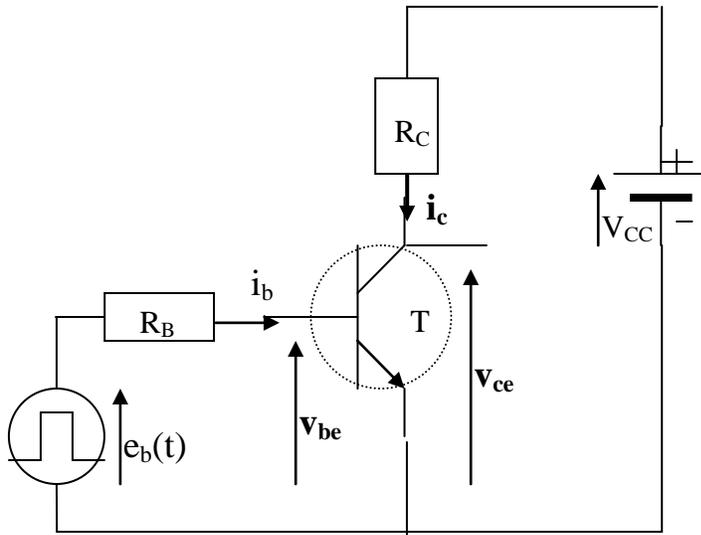


Figure I10

**td temps de retard (delay time)** : c'est le temps nécessaire à charger la capacité de transition de la jonction Emetteur Base majoré du temps nécessaire pour que les premiers électrons injectés dans la base atteignent le collecteur typiquement pour le transistor 2N2219 :  $t_d = 10 \text{ nS}$

**tr temps de montée (rise time)** : c'est le temps que met le courant collecteur pour passer de  $0,1.I_{csat}$  à  $0,9.I_{csat}$ . Typiquement on a :  $t_r = 25 \text{ ns}$  ( $I_c=150\text{mA}$ ;  $I_b=15\text{mA}$ ;  $T=2\text{N}2219$ )

**ts temps de déstockage (storage time)** : C'est le temps nécessaire pour évacuer la charge stockée dans la base. Il se décompose en 2 temps:  $t_s = 200 \text{ nS}$  ( $I_c=150 \text{ mA}$ ;  $I_b= 15\text{mA}$ ;  $2\text{N} 2219$ )

**ts1** : ( $I_b = C_{te}$  et  $I_c = C_{te}$ ) c'est le temps que met le transistor pour passer du régime de sursaturation au régime actif.

**ts2** : ( $I_c$  alors que  $I_b = C_{te}$ ) c'est le temps nécessaire pour évacuer la charge stockée à la limite de la saturation.

**tf temps de descente (fall time)** : c'est le temps mis par le courant  $I_c$  pour passer de  $0,9.I_{csat}$  à  $0,1.I_{csat}$ .

Typiquement on a :  $t_f = 60\text{ns}$  ( $I_c=150\text{mA}$ ;  $I_b=15\text{mA}$ ;  $T=2\text{N}2219$ )

Ce sont ces temps de commutation qui limiteront les temps de propagation dans les portes logiques. On peut remarquer qu'afin de diminuer le temps de stockage  $t_s$  il faut éviter de sursaturer le transistor. Pour cela, on peut placer une diode entre collecteur et base de la façon indiquée à la figure.4. Cette diode est appelée diode d'anti-saturation. Cette diode est généralement une diode Schottky et le transistor ainsi constitué est appelé transistor Schottky.

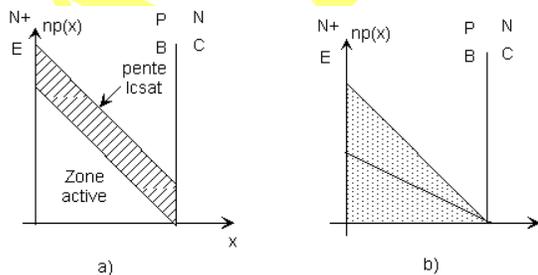


Illustration du phénomène d'évacuation de la charge stockée. a) Pendant le temps  $t_{s1}$  la charge correspondant à la sursaturation (saturation de la diode BC) est évacuée: partie hachurée de l'aire correspondant à la charge stockée.  $I_c = I_{csat}$

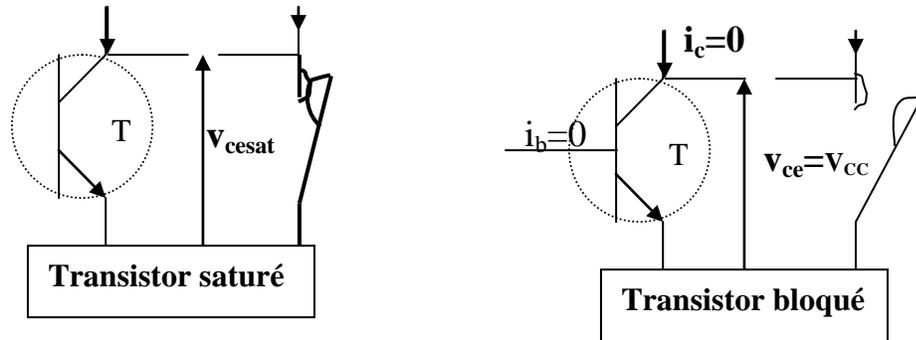
b) pendant le temps  $t_{s2}$  la charge stockée correspondant au régime actif est évacuée. La pente de la caractéristique  $np(x)$  diminue et par conséquent le courant  $I_c$  diminue.

### Remarques :

Les différents temps définis ci-dessus caractérisent le régime transitoire du fonctionnement du transistor en commutation (passage de l'état Saturé à l'état Bloqué ou vis versa).

**Le transistor saturé** vu de la sortie sera équivalent à un **interrupteur fermé**.

**Le transistor Bloqué** vu de la sortie est équivalent à un **interrupteur ouvert**.



- Ce mode de fonctionnement est utilisé dans les **systèmes logiques et numériques**

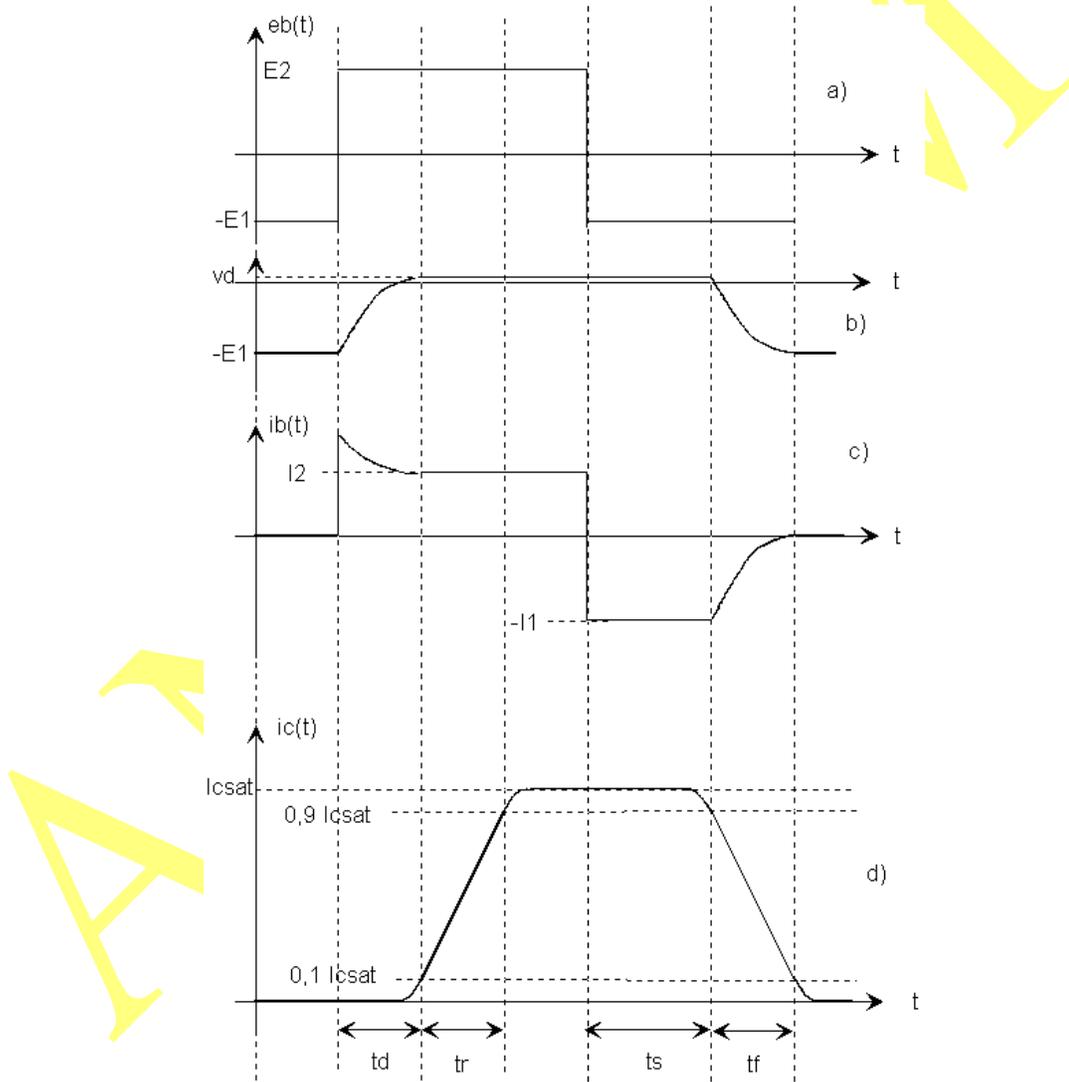


Fig-I-11: Définition des différents temps de commutation d'un transistor bipolaire.

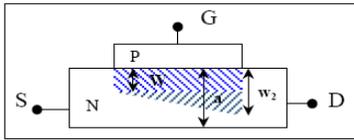
### III) LE TRANSISTOR A EFFET DE CHAMP

Les transistors à effet de champ ont un principe de fonctionnement totalement différent des transistors bipolaires. Il possède trois électrodes qui se nomment la **grille** (G), le **drain** (D) et la **source** (S). Il existe plusieurs sortes de transistors à effet de champ :

- canal N ou P
- à grille isolée ou non (JFET ou MOSFET)
- à enrichissement ou à appauvrissement

#### III.1) PRINCIPE

##### III-1-1) JFET



Le transistor JFET est un transistor à effet de champ dont la grille n'est pas isolée. Le JFET canal N est constitué d'une mince plaquette de silicium dopé N qui va former le *canal* conducteur principal. Cette plaquette est recouverte partiellement d'une couche de silicium dopé P de manière à former une jonction PN latérale par rapport au canal. Pour faire circuler le courant dans le canal, deux électrodes sont présentes à ses extrémités : le **drain** et la **source**. L'électrode connectée à la couche de silicium P s'appelle la **grille**. Elle est toujours polarisée négativement par rapport à la source de façon à ce que la jonction soit bloquée.

La jonction étant polarisée en inverse, une zone de charge d'espace isolante (vide de porteurs) d'épaisseur  $W$  se forme dans la couche N. Ainsi pour passer de S à D un courant ne peut circuler que dans un canal d'épaisseur  $a-W$ . La résistance du canal N entre S et D va donc varier en fonction de  $W$  ( $W$  varie proportionnellement à la racine carrée de la tension de polarisation de la jonction).

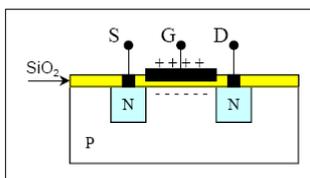
→ Le dipôle SD se comporte donc comme une résistance variable en fonction de la tension grille-source. Plus la résistance sera faible et plus le courant circulant entre S et D pourra être important.

Remarque :

Pour une valeur  $V_T$  de  $V_{GS}$ ,  $W$  devient égal à  $a$ , le canal a donc une épaisseur nulle ce qui revient à obtenir une résistance infinie, le courant ne peut donc plus circuler entre D et S.  $V_T$  est la **tension de pincement** du JFET.

En fait, pour faire circuler un courant entre D et S, il faut appliquer une différence de potentiel entre ces deux points. Cette tension va modifier le profil de la zone isolante qui sera plus large du côté du potentiel le plus élevé (D). Ainsi, si on augmente la tension  $V_{DS}$ , à  $V_{GS}$  donnée, l'épaisseur isolante  $w_2$  va augmenter. Ainsi, lorsque  $V_{GS} + V_{DS} = V_T$ , le courant tendra vers une valeur constante. En effet, une augmentation de  $V_{DS}$  devrait entraîner un accroissement du courant dans le canal (loi d'ohm) mais cette augmentation va accroître la tension  $V_{DG}$ , ce qui aura pour effet d'agrandir la zone de déplétion du côté de D et d'entraîner une augmentation de la résistance entre D et S. On retrouve le phénomène de pincement.

##### III-1-2) MOSFET canal N à enrichissement



Le transistor MOSFET est un transistor à effet de champ dont la grille est isolée par l'intermédiaire d'une très fine couche d'oxyde de silicium (MOS = Metal Oxyde Semiconductor). Il est constitué d'un support (substrat) faiblement dopé P où l'on insère deux zones N fortement dopées. Ces deux zones seront la source et le drain du MOSFET.

Si  $V_{GS}=0$ , aucun courant de drain ne passera, car le circuit source-drain est composé de deux jonctions en série, l'une PN et l'autre NP : il y en aura toujours une en inverse.

Lorsqu'on applique une tension  $V_{GS}$  positive, l'électrode de grille, l'isolant et le substrat P forment un condensateur. Les électrons sont alors attirés vers la grille. Pour une tension  $V_{GS}$  suffisamment élevée (tension de seuil  $V_T$ ), la concentration en électrons dans le substrat est supérieure à la concentration en trous au voisinage de la grille ; on a alors une couche N dite couche d'inversion entre les zones N de la source et du drain. Les deux jonctions disparaissent, on n'a plus qu'un canal N, et le courant peut passer entre drain et source si on applique une différence de potentiel entre D et S.

Ce mode de fonctionnement est appelé à *enrichissement*, car une tension  $V_{GS}$  positive enrichit le canal en porteurs minoritaires, permettant le passage du courant.

##### III-1-3) MOSFET canal N à appauvrissement

Le MOSFET à appauvrissement a la même structure que le MOS à enrichissement sauf qu'il existe toujours un canal faiblement dopé N entre la source et le drain.

Pour  $V_{GS}$  nulle, ce transistor fonctionne comme un JFET. Un courant pourra donc circuler entre D et S.

Si  $V_{GS}$  est inférieure ou égale à 0, le condensateur formé par la grille, l'isolant et le canal attire des trous dans le canal initial qui neutralisent les électrons de cette zone N. On obtient le phénomène de pincement. Ce mode de fonctionnement est appelé à *appauvrissement*.

Au contraire, pour  $V_{GS}$  supérieure à 0, on retrouve le fonctionnement du MOS à enrichissement, et le courant entre D et S va croître.

Remarque :

Lorsque  $V_{DS}$  augmente, un phénomène de pincement se produit qui obstrue le canal : le courant de drain devient constant, de la même manière que pour le JFET.

### III.2) REGIME DE FONCTIONNEMENT

La commande de ces transistors s'effectue donc par la tension de grille. Par opposition au transistor bipolaire, le transistor à effet de champ se comporte donc comme une source de courant commandée par une tension. L'avantage est donc que le circuit de commande ne consommera pas de courant ( $R_E$  très importante).

De même que pour le transistor bipolaire, on retrouve le circuit de commande (jonction GS) et le circuit commandé (jonction DS). Les régimes de fonctionnement vont donc dépendre des caractéristiques de ces deux circuits.

Le circuit commandé présente deux zones de fonctionnement :

- une zone où la jonction DS se comporte comme une résistance variable
- une zone de pincement où la valeur de  $I_D$  ne dépend que de  $V_{GS}$ . La jonction entre D et S se comporte comme une source de courant commandée en tension. Dans ce cas là,  $I_D = g_m \cdot V_{GS}$  et  $g_m$  représente la transconductance du transistor

Ainsi, suivant la valeur de la tension de commande  $V_{GS}$  et des caractéristiques du circuit commandé, le transistor pourra fonctionner dans les régimes suivants :

**Résistance variable**

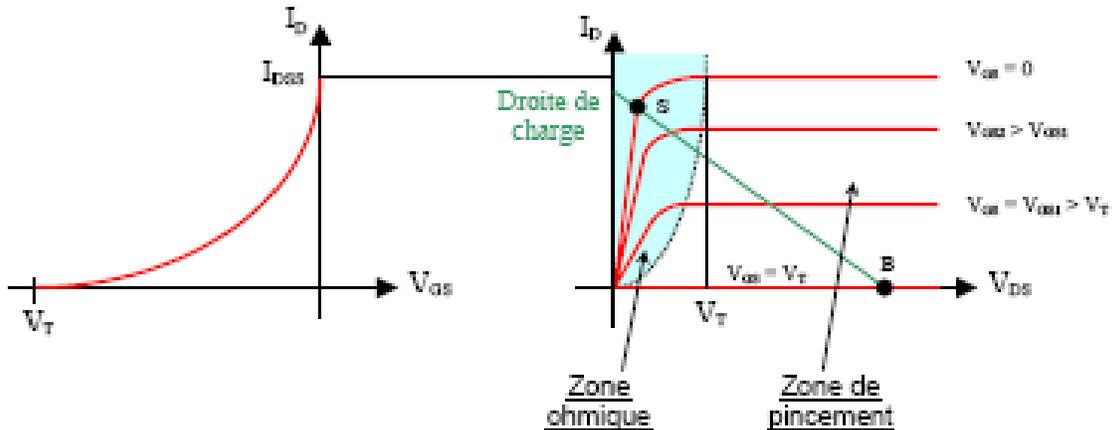
**Transistor passant**

**Transistor bloqué**

**Transistor saturé**

### III.3) CARACTERISTIQUES

#### III-3-1) JFET canal N



Lorsque  $V_{DS} < V_T - V_{GS}$ , la jonction DS se comporte comme une résistance  $R_{DS}$  et le transistor fonctionne dans sa zone ohmique.

$$R_{DS} \approx \frac{V_T}{-2 \cdot I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)}$$

Lorsque  $V_{DS} > V_T - V_{GS}$ , la jonction DS se comporte comme une source de courant commandée par la tension  $V_{GS}$  et le transistor fonctionne dans sa zone de pincement.

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_T}\right)^2$$

L'équation de la droite de charge est trouvée par la loi des mailles sur le circuit commandé (jonction DS). C'est la droite d'équation  $I_D = f(V_{DS})$ . Ainsi, en connaissant la valeur de  $V_{GS}$ , on peut trouver le point de fonctionnement à l'intersection de la courbe correspondante et de la droite de charge.

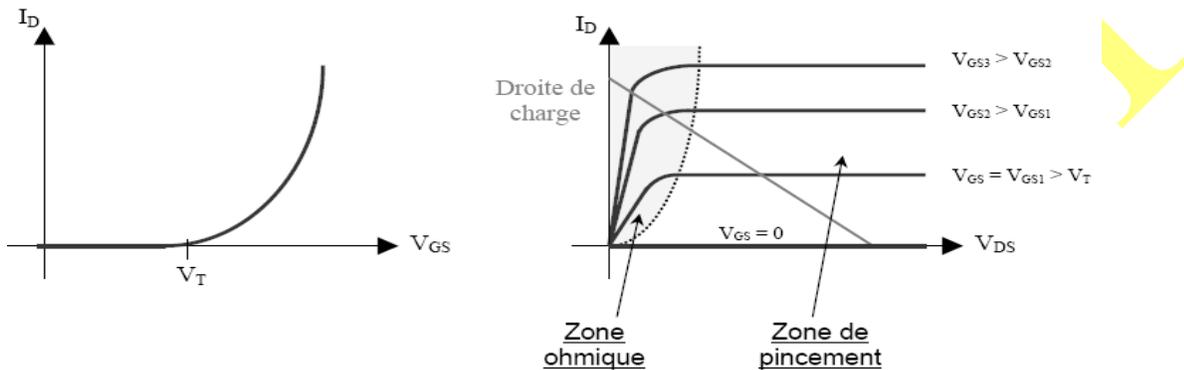
Pour bloquer le transistor, il faut qu'aucun courant ne circule dans la jonction DS. Il faut donc que  $V_{GS} = V_T$  (point B).

Pour saturer le transistor, il faut que le courant  $I_D$  ne puisse plus augmenter même si  $V_{DS}$  l'y incite. En pratique, on fixe  $V_{GS} = 0$  et ainsi  $I_D$  ne peut dépasser  $I_{DSS}$  (point S).

Remarque :

Pour les transistors JFET canal P, la polarisation change de signe ( $I_D$  et  $V_{DS} < 0$ ) et la tension de commande  $V_{GS}$  est positive.

### III-3-2) MOSFET canal N à enrichissement



La caractéristique de sortie est similaire à celle d'un JFET. On retrouve les zones de pincement et ohmique qui permettent les mêmes applications qu'un JFET. La tension  $V_T$  est la tension de seuil.

Dans la zone de pincement :

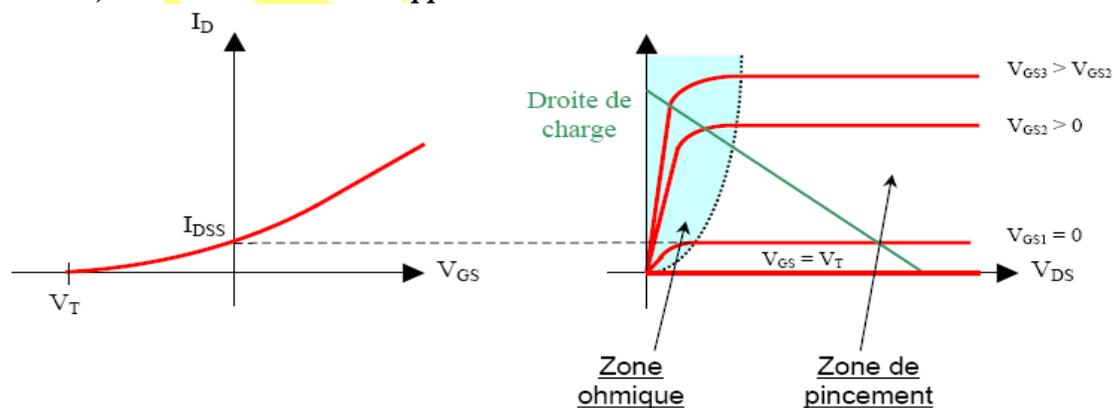
$$I_D = k(V_{GS} - V_T)^2$$

L'équation de la droite de charge est trouvée par la loi des mailles sur le circuit commandé par la jonction DS). C'est la droite d'équation  $I_D = f(V_{DS})$ . Ainsi, en connaissant la valeur de  $V_{GS}$ , on peut trouver le point de fonctionnement à l'intersection de la courbe correspondante et de la droite de charge.

Pour bloquer le transistor, il faut qu'aucun courant ne circule dans la jonction DS. Il faut donc que  $V_{GS} < V_T$ . Pour saturer le transistor, il faut que le courant  $I_D$  ne puisse plus augmenter même si  $V_{DS}$  l'y incite. Le régime de

saturation est atteint pour  $V_{GS} \geq V_T + \frac{I_D}{g_m}$ .

### III-3-2) MOSFET canal N à appauvrissement



On retrouve les mêmes formes de caractéristiques. A noter que pour  $V_{GS} = 0$ , le transistor conduira un courant de valeur  $I_{DSS}$ .

Dans la zone de pincement :

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_T} \right)^2$$

Les conditions de saturation et de blocage sont semblables à celle du MOS à enrichissement.

Remarque :

Pour les transistors JFET canal P, la polarisation change de signe ( $I_D$  et  $V_{DS} < 0$ ) et la tension de commande  $V_{GS}$  doit être inférieure à  $V_T$ .

AMKPRIM